

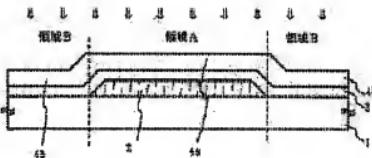
**SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD TERERFOR****Publication number:** JP2001196597 (A)**Publication date:** 2001-07-19**Inventor(s):** NAKAZAWA MISAKO; KASAHARA KENJI; OTANI HISASHI**Applicant(s):** SEMICONDUCTOR ENERGY LAB**Classification:**

- **international:** G02F1/136; G02F1/1368; G09F9/30; H01L21/20; H01L21/268; H01L21/336; H01L27/08; H01L29/786; G02F1/13; G09F9/30; H01L21/02; H01L27/08; H01L29/66; (IPC1-7): H01L29/786; G02F1/1368; G09F9/30; H01L21/20; H01L21/268; H01L21/336; H01L27/08

- **European:****Application number:** JP20000326049 20001025**Priority number(s):** JP20000326049 20001025; JP19990304722 19991026**Abstract of JP 2001196597 (A)**

**PROBLEM TO BE SOLVED:** To manufacture a crystalline semiconductor film, where the position and size of crystal grain are controlled, and to realize a first TFT by using the crystalline semiconductor film as a TFT channel forming region.

**SOLUTION:** An organic resin film 2 of a prescribed shape is formed on a substrate 1, and an inorganic insulating film 3 and an amorphous semiconductor film are formed. The amorphous semiconductor film is crystallized through laser annealing. By appropriately adjusting the material and thickness of the organic resin film 2 or an inorganic insulating film having a prescribed shape, the cooling speed of a semiconductor film is reduced to form a first region 4a of large crystal particle size.



---

Data supplied from the **esp@cenet** database — Worldwide

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-196597  
(P2001-196597A)

(43)公開日 平成13年7月19日(2001.7.19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	マーク <sup>7</sup> (参考)
H 01 L 29/786		G 09 F 9/30	3 3 8
21/336		H 01 L 21/20	
G 02 F 1/1368		21/268	J
G 09 F 9/30	3 3 8	27/08	3 3 1 E
H 01 L 21/20		29/78	6 2 7 G

審査請求 未請求 請求項の数16 O.L (全28頁) 最終頁に統く

(21)出願番号	特願2000-326049(P2000-326049)
(22)出願日	平成12年10月25日(2000.10.25)
(31)優先権主張番号	特願平11-304722
(32)優先日	平成11年10月26日(1999.10.26)
(33)優先権主張国	日本 (JP)

(71)出願人	000153878	株式会社半導体エネルギー研究所
		神奈川県厚木市長谷398番地
(72)発明者	仲沢 美佐子	株式会社半導体エネルギー研究所内
		笠原 健司
(72)発明者	笠原 健司	株式会社半導体エネルギー研究所内
(72)発明者	大谷 久	株式会社半導体エネルギー研究所内

## (54)【発明の名称】 半導体装置およびその作製方法

## (57)【要約】

【課題】 結晶粒の位置とその大きさを制御した結晶質半導体膜を作製し、さらにその結晶質半導体膜をTFTのチャネル形成領域に用いることにより高速動作が可能なTFTを実現することを目的とする。

【解決手段】 基板1上に所定の形状を有する有機樹脂膜2を設け、無機絶縁膜3、非晶質半導体膜を形成する。そして、レーザーアニールにより非晶質半導体膜を結晶化させる。所定の形状を有する有機樹脂膜2または無機絶縁膜の材料及び膜厚を適宜調節することによって半導体膜の冷却速度を遅くして結晶粒径の大きな第1領域4aを形成する。



## 【特許請求の範囲】

【請求項1】透光性を有する基板に接して所定の形状を有する有機樹脂膜と、

前記有機樹脂膜を覆う無機絶縁膜と、

前記無機絶縁膜に接して結晶質半導体膜とを有し、

前記有機樹脂膜の上方に前記無機絶縁膜を介して前記結晶質半導体膜が存在していることを特徴とする半導体装置。

【請求項2】請求項1において、前記無機絶縁膜は、酸化珪素膜、塗化珪素膜、酸化塗化珪素膜から選ばれた單層膜、またはそれらの積層膜であることを特徴とする半導体装置。

【請求項3】請求項1または請求項2において、前記基板と前記有機樹脂膜の間に下地絶縁膜を有していることを特徴とする半導体装置。

【請求項4】請求項1乃至3のいずれか一において、前記有機樹脂膜の熱伝導率は、 $1.0 \text{ Wm}^{-1}\text{K}^{-1}$ 以下であることを特徴とする半導体装置。

【請求項5】請求項1乃至4のいずれか一において、前記有機樹脂膜は、感光性を有することを特徴とする半導体装置。

【請求項6】請求項1乃至5のいずれか一において、前記有機樹脂膜は、BCB(ベンゾシクロブテン)樹脂、ポリイミド系樹脂(フッ素添加ポリイミド)、アクリル系樹脂、シリカシラン系樹脂、フッ素添加バラキレン、フッ素添加パラレン、テフロン(登録商標)、フルオロポリアリルエーテル、PFCB、ポリシリラザンから選ばれた單層膜、またはそれらの積層膜であることを特徴とする半導体装置。

【請求項7】請求項1乃至6のいずれか一において、前記半導体装置は、パーソナルコンピュータ、携帯型情報端末、デジタルカメラ、プロジェクター、または有機エレクトロルミネッセンス材料を用いた表示装置であることを特徴とする半導体装置。

【請求項8】透光性を有する基板に接して有機樹脂膜を形成した後、前記有機樹脂膜を所定の形状にバーニングし、

前記所定の形状を有する有機樹脂膜を覆う無機絶縁膜を形成し、

前記無機絶縁膜に接して非晶質半導体膜を形成し、

前記非晶質半導体膜にレーザー光を照射することによって、第1領域と、前記第1領域とは結晶粒径が異なる第2領域とを有する結晶質半導体膜を形成することを特徴とする半導体装置の作製方法。

【請求項9】請求項8において、前記第1領域における結晶粒径は、前記第2領域における結晶粒径より大きいことを特徴とする半導体装置の作製方法。

【請求項10】請求項8または請求項9において、前記第1領域は、前記結晶質半導体膜のうち、下方に前記無機絶縁膜を介して前記有機樹脂膜を有している領域であ

ることを特徴とする半導体装置の作製方法。

【請求項11】請求項8乃至請求項10のいずれか一において、前記第2領域は、前記結晶質半導体膜のうち、下方に前記無機絶縁膜を介して前記有機樹脂膜を有していない領域であることを特徴とする半導体装置の作製方法。

【請求項12】請求項8乃至請求項11のいずれか一において、前記第1領域をTFTのチャネル形成領域として用いることを特徴とする半導体装置の作製方法。

【請求項13】透光性を有する基板に接して有機樹脂膜を形成し、

前記有機樹脂膜を覆う無機絶縁膜を形成し、

前記無機絶縁膜に接して非晶質半導体膜を形成し、レーザー光を照射して前記非晶質半導体膜を結晶化させて結晶質半導体膜を形成することを特徴とする半導体装置の作製方法。

【請求項14】請求項8乃至13のいずれか一において、前記無機絶縁膜と前記非晶質半導体膜は、大気に入れることなく連続して形成することを特徴とする半導体装置の作製方法。

【請求項15】請求項8乃至14のいずれか一において、前記レーザー光は、前記基板の表面側から照射することを特徴とする半導体装置の作製方法。

【請求項16】請求項8乃至14のいずれか一において、前記レーザー光は、前記基板の表面側および裏面側から同時に照射することを特徴とする半導体装置の作製方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本願発明は薄膜トランジスタ(以下、TFT)というて構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。

【0002】なお、本明細書において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

## 【0003】

【従来の技術】ガラスなどの透光性を有する絶縁基板上に非晶質半導体膜を形成し、レーザーアニール法や熱アニール法などで結晶化させた結晶質半導体膜を活性層とした薄膜トランジスタ(Thin Film Transistor:以下、TFTと記す)が開発されている。絶縁基板には、バリウムホウケイ酸ガラスやアルミニウムホウケイ酸ガラスなどのガラス基板が多くの場合用いられている。このようなガラス基板は石英基板と比べ耐熱性は劣るものの市販価格は安価であることから、大面積基板を容易に製造できる利点を有している。

【0004】レーザーアニール法はガラス基板の温度を

あまり上昇させず、非晶質半導体膜にのみ高いエネルギーを与えて結晶化させることができる結晶化技術として知られている。特に、短波長領域で大出力が得られるエキシマレーザーはこの用途において最も適していると考えられている。エキシマレーザーを用いたレーザーアニール法は、レーザービームを被照射面においてスポット状や線状となるように光学系で加工し、その加工されたレーザー光で被照射面を走査すること（レーザー光の照射位置を被照射面に対して相対的に移動させる）により行う。例えば、線状レーザー光を用いたエキシマレーザーアニール法は、その長手方向と直角方向だけの走査で被照射面全体をレーザーアニールすることも可能であり、生産性を優れることからTFTを用いる液晶表示装置の製造技術として主流となりつつある。

【0005】レーザーアニール法は様々な半導体材料の結晶化に適用できる。しかし、これまでのところ、TFTの活性層には、結晶質珪素膜を用いることで高い電界効果移動度を実現してきた。そして、その技術は一枚のガラス基板上に画素部を形成する画素TFTと、画素部の周辺に設けられる駆動回路のTFTを形成したモノシリック型の液晶表示装置を可能とした。

【0006】しかしながら、レーザーアニール法で作製される結晶質珪素膜は複数の結晶粒が集合した形で形成され、その結晶粒の位置と大きさはランダムなものであった。従って、結晶粒の位置や大きさを指定して形成することはできなかった。結晶粒の界面（結晶粒界）には、非晶質構造や結晶欠陥などに起因する再結合中心や捕獲中心や結晶粒界におけるボテンシャル準位の影響により、キャリアの電流輸送特性が低下させる原因があった。しかし、結晶の性質がTFTの特性に重大な影響を及ぼすチャネル形成領域を、結晶粒界の影響を排除して、單一の結晶粒で形成することは殆ど不可能であった。そのため結晶質シリコン膜を活性層とするTFTは、单結晶シリコン基板に作成されるMOSトランジスタの特性と同等なものとは今日まで得られていない。

【0007】このような問題点を解決する方法として、結晶粒を大きくすると共に、その結晶粒の位置を制御して、チャネル形成領域から結晶粒界をなくすことは有効な手段として考えられる。例えば、「"Location Control of Large Grain Following Excimer-Laser Melting of Si Thin-Films", R.Ishihara and A.Burtsev, Japanese Journal of Applied Physics vol.37, No.3B, pp1071-1075, 1998」には、シリコン膜の温度分布を3次元的に制御して結晶の位置制御と大粒化を実現する方法が開示されている。その方法によれば、ガラス基板上に高融点金属を成膜して、その上に部分的に膜厚の異なる酸化シリコン膜を形成し、その表面に非晶質シリコン膜を形成した基板の両面からエキシマレーザー光を照射することにより結晶粒径を数μmに大きくできることが報告されている。

### 【0008】

【発明が解決しようとする課題】上記Ishiharaらの方法は、非晶質シリコン膜の下地材料の熱特性を局的に変化させて、基板への熱の流れを制御して温度匀配を持たせることを特徴としている。しかしながら、そのためにはガラス基板上に高融点金属層／酸化シリコン層／半導体膜の3層構造を形成している。この半導体膜を活性層としてトップゲート型のTFTを形成することは構造的には可能であるが、半導体膜と高融点金属層との間に設けられた酸化シリコン膜により寄生容量が発生するので、消費電力が増加し、TFTの高速動作を実現することは困難となる。

【0009】一方、上記Ishiharaらの方法は、高融点金属層をゲート電極することにより、ボトムゲート型または逆スタガ型のTFTに対しては有効に適用できるうと考えられる。しかし、前記3層構造において、半導体膜の厚さを除いたとしても、高融点金属層と酸化シリコン層の膜厚は、結晶化工程において適した膜厚と、TFT素子としての特性において適した膜厚には必ずしも一致しないので、結晶化工程における最適設計と素子構造の最適設計とを両方同時に満足することはできない。

【0010】また、透光性のない高融点金属層をガラス基板の全面に形成すると、透過型の液晶表示装置を製作することは不可能である。高融点金属層は熱伝導率が高いという点では有用であるが、高融点金属材料として使用されるクロム(Cr)膜やチタン(Ti)膜は内部応力が大きいので、ガラス基板との密着性に問題が生じる可能性が高い。さらに、内部応力の影響はこの上層に形成する半導体膜へ及び、形成された結晶性半導体膜に歪みを与える力として作用する可能性が大きい。

【0011】一方、TFTにおいて重要な特性パラメータであるしきい値電圧(以下、Vthと記す)を所定の範囲内に制御するためには、チャネル形成領域の電子制御の他に、活性層に密接して絶縁膜で形成する下地膜やゲート絶縁膜の荷電電荷密度を低減させることや、その内部応力のバランスを考慮する必要があった。このような要求に対して、酸化珪素膜や酸化珪化珪素膜などの珪素を構成元素として含む材料が適していた。従って、温度匀配を持たせるために高融点金属層を設けることは、そのバランスを崩してしまうことが懸念される。

【0012】本発明はこのような問題点を解決するための技術であり、結晶粒の位置とその大きさを制御した結晶質半導体膜を作製し、さらにその結晶質半導体膜をTFTのチャネル形成領域に用いることにより高速動作が可能なTFTを実現する。さらに、そのようなTFTを透過型の液晶表示装置やEL表示装置などのさまざまな半導体装置に適用できる技術を提供することを目的とする。

### 【0013】

【課題を解決するための手段】本明細書で開示する発明

の構成は、透光性を有する基板に接して所定の形状を有する有機樹脂膜と、前記有機樹脂膜を覆う無機絶縁膜と、前記無機絶縁膜に接して結晶質半導体膜とを有し、前記有機樹脂膜の上方に前記無機絶縁膜を介して前記結晶質半導体膜が存在していることを特徴とする半導体装置である。

【0014】上記無機絶縁膜は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜から選ばれた単層膜、またはそれらの積層膜であり、その膜厚は50nm～200nmとする。

【0015】また、他の発明の構成として、前記基板と前記有機樹脂膜の間に下地絶縁膜を有している構成としてもよい。

【0016】また、前記有機樹脂膜は、BCB(ベンゾシクロブテン)樹脂、ポリイミド系樹脂(フッ素添加ポリイミド)、アクリル系樹脂、シリコン系樹脂、フッ素添加ポラキシレン、フッ素添加パリレン、テフロン、フルオロポリアリルエーテル、PFCB、ポリラザンから選ばれた単層膜、またはそれらの積層膜であって、その有機樹脂膜の熱伝導率は、1.0Wm<sup>-1</sup>K<sup>-1</sup>以下であることを特徴としている。

【0017】また、上記有機樹脂膜が、感光性を有していればバーニングを簡単に行うことができるため好ましい。

【0018】また、上記構造を実現するための発明の構成は、透光性を有する基板上に接して有機樹脂膜を形成した後、前記有機樹脂膜を所定の形状にバーニングし、前記所定の形状を有する有機樹脂膜を覆う無機絶縁膜を形成し、前記無機絶縁膜に接して非晶質半導体膜を形成し、前記非晶質半導体膜にレーザー光を照射することによって、第1領域と、前記第1領域とは結晶粒径が異なる第2領域とを有する結晶質半導体膜を形成することを特徴とする半導体装置の作製方法である。

【0019】また、前記第1領域における結晶粒径は、前記第2領域における結晶粒径より大きい。

【0020】なお、前記第1領域は、前記結晶質半導体膜のうち、下方に前記無機絶縁膜を介して前記有機樹脂膜を有している領域である。また、前記第2領域は、前記結晶質半導体膜のうち、下方に前記無機絶縁膜を介して前記有機樹脂膜を有していない領域である。

【0021】上記第1領域をTFTのチャネル形成領域として用いれば、優れたTFT特性を有するTFTを得ることができる。

【0022】また、他の発明の構成は、透光性を有する基板上に接して有機樹脂膜を形成し、前記有機樹脂膜を覆う無機絶縁膜を形成し、前記無機絶縁膜に接して非晶質半導体膜を形成し、レーザー光を照射して前記非晶質半導体膜を結晶化させて結晶質半導体膜を形成することを特徴とする半導体装置の作製方法である。

【0023】また、上記作製方法において、無機絶縁膜

と前記非晶質半導体膜は、大気につれることなく連続して形成してもよい。

【0024】また、上記作製方法において、上記レーザー光は、前記基板の表面側から照射してもよいし、前記基板の表面側および裏面側から同時に照射してもよい。

【0025】

【発明の実施の形態】本願発明の実施形態について、以下に説明する。

【0026】本発明人は、従来のレーザー結晶化によるポリシリコン膜の形成において、結晶粒径が小さい原因は、溶融後のシリコン層の冷却速度が速く、核発生密度が大きくなり、1つの結晶核からの十分な結晶成長が阻害されているためであると考えた。そこで、本発明人は、固相状態へ変化する際に上層のシリコン層から下層の酸化シリコン層および基板への熱拡散を抑え、溶融後のシリコン層の冷却速度を小さくすれば、粒径の大きな結晶が可能であると思いついた。

【0027】本発明は、図1に示すように、絶縁表面を有する基板1上に有機樹脂膜2を選択的に形成し、その上に非晶質半導体膜3を形成した状態を得た後、レーザーアニール法による結晶化を行なうことを特徴としている。

【0028】レーザーアニール法では、照射するレーザー光(またはレーザービーム)の条件を適切なものとすることにより半導体膜を加熱溶融させ、結晶核の発生密度とその結晶核からの結晶成長を制御しようとしている。

【0029】図1において破線で区別した領域Aは、基板1と無機絶縁膜3との間に有機樹脂膜2を有している領域を指し、領域Aに位置する半導体膜を第1領域4aと呼ぶ。また、領域Bは、基板1と無機絶縁膜3との間に有機樹脂膜2を有していない領域を指し、領域Bに位置する半導体膜を第2領域4bと呼ぶ。

【0030】図1はレーザーアニール装置の構成の一例を示す図である。レーザー光発生装置801にはエキシマレーザーやアルゴンレーザーやYAGレーザーなどを適用する。ただし、YAGレーザーにおいては第2高調波を用いなければならない。レーザー光発生装置801から発せられたレーザービームはビームエキスパンダー802、803によりレーザービームを一方向に広げ、ミラー804によって反射したレーザービームは、シリンドリカルレンズ805で分割され、シリンドリカルレンズ806、807によって、縦幅100～1000μmの縦線ピームにして、試料面に照射領域810を形成するよう照射する。基板2108はX方向、Y方向、θ方向に動作可能なステージ809に保持される。そして、照射領域810に対し、ステージ809を動かすことにより、基板808の全面に渡ってレーザーアニールを施すことができる。このとき、基板808は大気

雰囲気中に保持しても良いし、減圧下または不活性ガス雰囲気中に保持して結晶化を行っても良い。

【0031】なお、レーザーアニール法では、特に、波長400nm以下のレーザー光を発するエキシマレーザーを光源に使用すると、半導体膜を優先的に加熱することができるとしている。エキシマレーザーのパルス幅は数nsec～数μsec、例えば30nsecであるので、パルス発振周波数を30Hzとして照射すると、半導体膜はパルスレーザー光により瞬時に加熱され、その加熱時間よりも遙かに長い時間冷却されることになる。レーザー光の照射が終わった直後からは無機絶縁膜2を通して熱が拡散するので、領域Bの方が急速に冷却が始まり固相状態へ変化するのに対し、領域Aでは有機樹脂膜3の存在により領域Bと比較して半導体膜から基板への熱拡散が抑えられ、冷却速度が小さくなる。

【0032】結晶核は溶融状態から固相状態へ移る冷却過程で生成形成されるものと推定されているが、その核発生密度は、溶融状態の温度と冷却速度とに相関がある、高温から急速される核発生密度が高くなる傾向が経験的知見として得られている。従って、溶融状態から急速に冷却される第2領域4b（領域Bに位置する半導体膜）では、結晶核の発生密度が第1領域4a（領域Aに位置する半導体膜）よりも高くなり、ランダムに結晶核が発生することにより複数の結晶粒が形成され、かつ第1領域4aに生成される結晶粒よりも粒径が相対的に小さくなる。一方、第1領域4aではレーザー光の照射条件と、有機樹脂膜2および無機絶縁膜3を最適なものとすることで、溶融状態の温度とその冷却速度を制御することができる、結晶核の発生数を抑え、大粒径の結晶を成長させることができる。

【0033】なお、絶縁表面を有する基板1としては、バリウムホウケイ酸ガラスやアルミニウムホウケイ酸ガラスなどのガラス基板や石英基板等を用いることができるが、透光性を有する点と、安価である点と、大面積基板を容易に製造できる点でガラス基板を用いることが望ましい。

【0034】有機樹脂膜2は、基板上においてTFTの活性層（チャネル形成領域、ソース領域、ドレイン領域、およびLDD領域が形成される半導体膜）の配置に合わせて、同様に島状またはストライプ状に分割して形成する。その大きさは、例えばTFTの大きさに合わせて0.35×0.35μm<sup>2</sup>（チャネル長×チャネル幅）としたサブミクロンサイズとしても良いし、8×8μm<sup>2</sup>、8×200μm<sup>2</sup>または12×400μm<sup>2</sup>などとすることができる。少なくともTFTのチャネル形成領域の位置と大きさに合わせて有機樹脂膜2を形成することにより、この上に形成される結晶粒径の大きな結晶質半導体膜でチャネル形成領域を形成することが可能となる。

【0035】また、有機樹脂膜2としては、熱伝導率が

1.0Wm<sup>-1</sup>K<sup>-1</sup>以下、好ましくは0.3Wm<sup>-1</sup>K<sup>-1</sup>以下であれば特に限定されない。この有機樹脂膜2の熱伝導率は、基板（石英ガラス：1.4Wm<sup>-1</sup>K<sup>-1</sup>）及び有機樹脂膜上に接する珪素を含む無機絶縁膜（1~2Wm<sup>-1</sup>K<sup>-1</sup>）と比べて非常に低いため、十分に半導体膜から基板への熱拡散が抑えられる。

【0036】例えば、上記有機樹脂膜2として、BCB（ベンゾシクロブテン）樹脂、ポリイミド系樹脂（フッ素添加ポリイミド）、アクリル系樹脂、シリカ系樹脂、フッ素添加バラキシレン、フッ素添加パリレン、テフロン、フルオロポリアリルエーテル、PFCB、ポリシラザン等が挙げられる。中でも、耐熱性が450°C程度と高く、耐フラズマ性を有し、且つ平坦性を有するBCB（ベンゾシクロブテン）樹脂が本発明に最も好ましい。

【0037】また、有機樹脂膜2に無機絶縁膜3や非晶質半導体膜等を積層するため、表面が平坦となるスピンドルコート法により形成することが望ましく、バターニングされた有機樹脂膜の端部はテバーパー形状として、カバレッジを良好なものとすることが望ましい。また、スピンドルコート法で代表される塗布法を用いて有機樹脂膜を形成すれば、CVD装置を用いた無機絶縁膜に比べコストが格段に低く、複数な成膜プロセスを必要としないため有利である。また、バターン加工の面においても感光性の有機樹脂膜を用いれば、フォトリソグラフィを必要としないため工程を削減することができる。また、感光性の有機樹脂膜を用いない場合においても、無機絶縁膜のエッチングに比べ基板や下地絶縁膜とのエッチングレートが確保しやすく、制御性も高い有利である。

【0038】また、有機樹脂膜の膜厚は、100nm～500nmとすることが望ましい。この膜厚を調節することによって、結晶化工程における冷却速度を制御することができる。なお、100nmより薄い膜厚とした場合、平坦性が悪化してしまう。また、500nmより厚い膜厚とした場合、段差が大きすぎて積層膜を形成することが困難になってしまう。

【0039】また、珪素を含む無機絶縁膜としては、PCVD法、LPCVD法、またはスパッタ法により酸化珪素膜、窒化珪素膜、酸化窒化珪素膜から選ばれた単層膜、または、それらの積層膜を適宜用いることができる。この無機絶縁膜は、基板及び有機樹脂膜からの不純物拡散を防ぐ役目と、積層される半導体膜との密着性を向上させる役目を果たしている。また、有機樹脂膜としBCB樹脂（450°C）を用い、酸化珪素膜で覆った基板は50°C程度の加熱処理に耐えることができる。このように、無機絶縁膜は、有機樹脂膜を保護する役目を果たすとともに、有機樹脂膜の耐熱性を向上させる効果をも有している。

【0040】また、この珪素を含む無機絶縁膜の膜厚

は、50 nm～200 nmとする。この無機絶縁膜の膜厚が200 nmより厚くなると、半導体膜から基板への熱拡散を抑えられなくなる可能性が高い。また、無機絶縁膜の膜厚が50 nmより薄くなるとカバーレジが悪くなり有機樹脂膜を覆いきれなくなる恐れがある。

【0041】また、珪素を含む無機絶縁膜上に形成する非晶質半導体膜としては、非晶質半導体膜や微結晶半導体膜があり、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を使用しても良い。また、非晶質半導体膜の成膜方法は、PCVD法、LPCVD法、スパッタ法等の公知の方法を用いればよい。

【0042】本発明は、上記無機絶縁膜3の材料及び膜厚、または上記有機樹脂膜2の材料及び膜厚により冷却速度を調節して結晶粒径を制御することができ、さらに上記有機樹脂膜2の配置により大きな粒径の結晶の位置を制御することができる。

【0043】図2を用い、本発明の作製方法における実施の形態の一例として島状の結晶質半導体膜の作製例を簡略に示す。

【0044】まず、無アルカリガラス基板等からなる基板1上に有機樹脂膜を形成し、バターニングを施して所望の形状（島状またはストライプ状）の有機樹脂膜2を形成する。（図2（A））

【0045】次いで、有機樹脂膜2を覆う無機絶縁膜3を形成する。続いて、無機絶縁膜3上に非晶質半導体膜4を形成する。（図2（B））また、ここで大気に触れさせずに無機絶縁膜3と非晶質半導体膜4を連続成膜して不純物の混入を低減してもよい。

【0046】次いで、レーザー光を照射して非晶質半導体膜の結晶化を行い結晶質半導体膜4a、4bを形成する。（図2（C））

【0047】次いで、結晶質半導体膜をバターニングし、第1領域4aからなる島状の結晶質半導体膜6、7を完成する。（図2（D））

【0048】以下、図2に示した工程により形成された島状の結晶質半導体膜をTFTの活性層（チャネル形成領域、ソース領域、ドレイン領域、およびLDD領域が形成される半導体膜）に用い、公知の方法に従ってTFTを作製すれば、優れた電気特性を有する半導体装置が得られる。

【0049】また、図3（C）に示すように、絶縁表面を有する基板901上に、有機樹脂膜902を全面に形成し、有機樹脂膜902に接して珪素を含む無機絶縁膜903を設け、その上に非晶質半導体膜904を形成した状態を得た後、レーザー結晶化を行ってもよい。ただし、この場合においては、有機樹脂膜902の材料や膜厚で冷却速度を調節することはできるが、大きな粒径の結晶の位置を制御することは困難である。なお、プラスチック基板上に非晶質半導体膜を形成し、レーザー結晶化させた場合と比較した場合、結晶化の冷却速度は低下

するが、その冷却速度を調節することは不可能であった。

【0050】また、図4に示したように下地絶縁膜405を設けてもよい。この下地絶縁膜405は、基板401からの不純物拡散を防ぐとともに、基板401と有機樹脂膜402との密着性の向上を図ることができる。

【0051】なお本明細書中の「冷却速度」は、レーザー光による溶融後の半導体膜における冷却速度を指している。

【0052】また、図5に示したように、結晶化の工程は、通常のレーザーアニール法のみが適用されるものではなく、基板の表面側及び裏面側からレーザー光を同時に照射してもよい。また、レーザー光は、パルス発振型または連続発光型を用いてもよい。また、レーザー光は、光学系にて線状ビーム、スポット状ビーム、面状ビームなどとすることが可能であり、その形状に限定されるものはない。

【0053】また、基板を加热させながらレーザーアニール法を行ってもよい。また、熱アニール法とレーザーアニール法とを組み合わせても良い。また、触媒元素を用いる結晶化法を応用しても良い。

【0054】以上の構成である本願発明について、以下に示す実施例でてもう簡単に説明を行うこととする。

【0055】

【実施例】【実施例1】本発明を利用して島状にバターニングされた結晶質半導体膜（本実施例では結晶質珪素膜）を作製する工程について説明する。以下、図2を用いて本実施例を示す。

【0056】まず、透光性を有する基板1上に有機樹脂膜（膜厚100 nm～500 nm）をスピンドルコート法等により塗布し、焼成することで形成する。本実施例では、有機樹脂膜としてベンジンシクロプロパン膜（以下、BCB膜と呼ぶ）をスピンドルコート法により塗布した後、焼成（300°C、1時間）して200 nmの膜厚を得た。なお、本実施例で用いたBCB膜の膜厚は、スピンドル回転数により膜厚を容易に制御することができる。また、透過型表示素子（液晶パネル等）に用いいない場合には透光性を有する基板1が透明である必要はない、この後のCVD装置を使用するプロセスに対して耐えうる耐熱性と耐プラズマ性を有するものであれば、有機樹脂膜はBCB膜に規定されないことは言うまでもない。

【0057】次いで、BCB膜を公知のフォトリソグラフィ法によりバターニングし、ドライエッティングにより島状の有機樹脂膜2を形成する。（図2（A））本実施例では、O<sub>2</sub>とCF<sub>4</sub>との混合ガスを用いてドライエッティングを行った。ただし、島状の有機樹脂膜2の位置については、後の工程で形成する島状の結晶質珪素膜に合わせて形成する。また、有機樹脂膜として透光性を有する材料を用いれば、レジストを用いることなく、バターニ

ングを行え、製造工程の短縮化ができる。

【0058】次いで、島状の有機樹脂膜2を覆って公知の方法により膜厚50nm～200nmの無機絶縁膜3を形成する。無機絶縁膜3としては、PCVD法、LPCVD法、スパッタ法等の公知の方法を用いて酸化珪素膜、塗化珪素膜、酸化塗化珪素膜から選ばれた单層膜またはそれらの積層膜を用いることができる。ただし、塗化珪素膜、酸化塗化珪素膜を用いる場合は、内部応力のバランスを考慮することが必要である。この無機絶縁膜3は基板からの不純物拡散を防ぐ目的と、後で形成される半導体膜の密着性の向上させる目的と、後でエッチングされる半導体膜との選択比を確保する目的によって形成されている。本実施例ではPCVD法により膜厚50nmの酸化珪素膜を成膜した。

【0059】次いで、無機絶縁膜3上に非晶質半導体膜4を形成する。本実施例ではPCVD法により膜厚55nmの非晶質珪素膜(アモルファスシリコン)を形成した。(図2(B))また、非晶質構造を含む半導体膜であれば非晶質珪素膜に限らず、例えば微結晶半導体膜、非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜を用いてもよい。また、無機絶縁膜3と非晶質半導体膜4とを大気に触れさせずに連続成膜を行ってよい。

【0060】次いで、非晶質半導体膜4の結晶化をレーザーアニール法により行う。レーザービームとしては幅100～1000μmの線状ビームを用い、図2(C)に示すように基板表面側から照射する。本実施例では、パレス発振型のエキシマーレーザーを光源とするレーザー照射装置を用いた。(図2(C))

【0061】このレーザー光の結晶化工程において、パルス状のレーザー光が照射されるごとに、非晶質珪素膜は瞬時に加熱され溶融状態となる。この後、領域Aにおいては、溶融状態の珪素膜の下面から無機絶縁膜3を通じ、有機樹脂膜2、基板1へと順次に熱が伝導することで、溶融状態の珪素膜は徐々に冷却されていく。

【0062】一方、領域Bにおいては、溶融状態の珪素膜の下面から無機絶縁膜3を通じ、基板1へと順次に熱が伝導し、溶融状態の珪素膜は急激に冷却されていく。

【0063】従って、有機樹脂膜2が存在しない領域Bではレーザー照射後にシリコンが急激に冷却されてしまうため、結晶粒径が小さくなる。しかし、有機樹脂膜2が存在する領域Aでは、徐々に冷却されるため、結晶化速度が速くなり結晶粒径の大きな多結晶珪素膜(ポリシリコン膜)を形成することができる。この有機樹脂膜2の熱伝導度が、無機絶縁膜3の熱伝導度に比べて非常に低いため、レーザー照射後の冷却速度が抑えられる。この冷却速度は、有機樹脂膜2の材料及び膜厚によって制御することができる。

【0064】次いで、結晶化された結晶質半導体膜は、公知のフォトリソグラフィ法によりバーニングして島

状の結晶質半導体膜6、7を形成する。本実施例では、O<sub>2</sub>とCF<sub>4</sub>の混合ガスを用いたドライエッチング法によりバーニングを行った。

【0065】以上のようにして島状の有機樹脂膜2によりレーザー照射後の冷却速度を制御して格子欠陥密度が非常に小さく、結晶粒径が大きい島状の結晶質珪素膜を所望の位置に得ることができる。この島状の結晶質半導体膜6、7をTFTの活性層に用いた場合、優れた特性を得ることができる。

【0066】【実施例2】実施例1では、有機樹脂膜をバーニングした例を示したが、本実施例では、有機樹脂膜をバーニングしない例を図3に示す。

【0067】まず、実施例1と同様にして透光性を有する基板901上に有機樹脂膜902(膜厚100nm～500nm)をスピンドルコート法により塗布し、焼成することで形成する。本実施例では、有機樹脂膜902としてBCB膜をスピンドルコート法により塗布した後、焼成(300°C、1時間)して200nmの膜厚を得た。

(図3(A))なお、本実施例で用いたBCB膜の膜厚は、スピンドル回転数により膜厚を容易に制御することができる。また、透過型表示素子(液晶パネル等)に用いられない場合には透光性を有する基板901が透明である必要はない、この後のCVD装置を使用するプロセスに対して耐えうる耐熱性と耐プラズマ性を有するものであれば、有機樹脂膜はBCB膜に限定されないことは言うまでもない。

【0068】次いで、有機樹脂膜902を覆って公知の方法により膜厚50nm～200nmの無機絶縁膜903を形成する。無機絶縁膜903としては、PCVD法、LPCVD法、スパッタ法等の公知の方法を用いて酸化珪素膜、塗化珪素膜、酸化塗化珪素膜から選ばれた单層膜またはそれらの積層膜を用いることができる。この無機絶縁膜903は基板からの不純物拡散を防ぐ目的と、後で形成される半導体膜との密着性の向上させる目的と、後でエッチングされる半導体膜との選択比を確保する目的によって形成されている。本実施例ではPCVD法により膜厚50nmの酸化珪素膜を成膜した。

【0069】次いで、無機絶縁膜903上に非晶質半導体膜904を形成する。本実施例ではPCVD法により膜厚55nmの非晶質珪素膜(アモルファスシリコン膜)903を形成した。(図3(B))また、非晶質構造を含む半導体膜であれば非晶質珪素膜に限らず、例えば微結晶半導体膜、非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜を用いてもよい。また、無機絶縁膜903と非晶質半導体膜904とを大気に触れさせずに連続成膜を行ってよい。

【0070】次いで、非晶質半導体膜904の結晶化をレーザーアニール法により行う。レーザービームとしては幅100～1000μmの線状ビームを用い、図3(C)に示すように基板表面側から照射する。本実施例

では、パルス発振型のエキシマレーザーを光源とするレーザー照射装置を用いた。(図3 (C))

【0071】このレーザー光の結晶化工程において、パルス状のレーザー光が照射されると、非晶質珪素膜904は瞬時に加熱され溶融状態となる。この後、溶融状態の珪素膜の下面から無機絶縁膜903を通じ、有機樹脂膜902、基板901へと順次に熱が伝導することで、溶融状態の珪素膜は徐々に冷却されていく。本実施例においては、有機樹脂膜であるB C B膜が基板全面に存在するため、結晶化速度が遅くなり結晶粒径が大きな多結晶珪素膜(ポリシリコン膜)を均一に形成することができる。この有機樹脂膜902の熱伝導度が、無機絶縁膜903の熱伝導度に比べて非常に低いため、レーザー照射後の冷却速度が抑えられる。この冷却速度は、有機樹脂膜902の材料及び膜厚によって制御することができる。

【0072】次いで、結晶化された結晶質半導体膜は、公知のフォトリソグラフィ法によりパターニングして島状の結晶質半導体膜906、907を形成する。本実施例では、O<sub>2</sub>とC F<sub>4</sub>の混合ガスを用いたドライエッチング法によりパターニングを行った。

【0073】以上のようにして有機樹脂膜902によりレーザー照射後の冷却速度を制御して格子欠陥密度が非常に小さく、結晶粒径の大きな島状の結晶質珪素膜を得ることができた。この島状の結晶質半導体膜906、907をTFTの活性層に用いた場合、優れた特性を得ることができる。

【0074】【実施例3】本実施例では、基板と有機樹脂膜との間に下地絶縁膜を設けた例を図4に示す。

【0075】まず、ガラス基板401上に公知の方法により膜厚50nm～400nmの下地絶縁膜405を形成する。下地絶縁膜405としては、P CVD法、L P CVD法、スパッタ法等の公知の方法を用いて酸化珪素膜、塗化珪素膜、酸化塗化珪素膜から選ばれた単層膜またはそれらの積層膜を用いることができる。ただし、塗化珪素膜、酸化塗化珪素膜を用いる場合は、内部応力のバランスを考慮することが必要である。この下地絶縁膜405は基板からの不純物拡散を防ぐ目的によって形成されている。本実施例ではP C V D法によって膜厚50nmの酸化珪素膜を成膜した。

【0076】次いで、下地絶縁膜405上に有機樹脂膜(膜厚100nm～500nm)をスピンドルコート法等により塗布し、焼成することで形成する。本実施例では、有機樹脂膜としてベンゾシクロブテン膜(以下、B C B膜と呼ぶ)をスピンドルコート法により塗布した後、焼成(300°C、1時間)して200nmの膜厚を得た。また、透型表示素子(液晶パネル等)用に用いない場合には透光性を有する基板1が透明である必要はなく、この後のC V D装置を使用するプロセスに対して耐えうる耐熱性と耐アズマ性を有するものであれば、有機樹脂膜

はB C B膜に限定されないことは言うまでもない。

【0077】次いで、実施例1に従いB C B膜を公知のフォトリソグラフィ法によりパターニング、ドライエッチングにより島状の有機樹脂膜402を形成する。ここで、下地絶縁膜405はガラス基板表面をドライエッチングから保護している。

【0078】以降の工程は、実施例1に従い島状の有機樹脂膜402を覆って公知の方法により無機絶縁膜403、及び非晶質半導体膜を形成した後、レーザー結晶化を行い、レーザー照射後の冷却速度を制御して格子欠陥密度が非常に小さく、結晶粒径が大きい結晶質珪素膜を所望の位置(領域A)に得た。なお、領域Bに位置する結晶質半導体膜404 bの結晶粒径は小さい。この結晶質半導体膜404 aをTFTの活性層に用いた場合、優れた特性を得ることができる。

【0079】また、本実施例は実施例2と適宜組み合わせることが可能である。

【0080】【実施例4】本実施例では、実施例1とは異なるレーザー照射方法による結晶化を行った例を図5に示す。なお、実施例1とは、レーザー照射方法以外は同一であるため、詳細な説明は省略する。

【0081】実施例1に従い、基板501上に島状の有機樹脂膜502を形成する。次いで、実施例1と同様にして島状の有機樹脂膜502を覆う無機絶縁膜503を形成し、無機絶縁膜503上に非晶質半導体膜を形成する。ただし、本実施例において、基板501、及び島状の有機樹脂膜502は透光性を有することが必要である。

【0082】次いで、図5に示すように基板の表面側及び裏面側からレーザー光を同時に照射する。ここで、基板の表面側から基板を照射するレーザービームのエネルギーと、基板の裏面側から基板を照射するレーザービームのエネルギーとの比は、6対4～8対2の間であると、多結晶半導体膜の結晶粒径をさらに大きくすることができます(ためばく)。

【0083】以上の工程により、レーザー照射後の冷却速度を制御して格子欠陥密度が非常に小さく、結晶粒径の大きな結晶質珪素膜を所望の位置(領域A)に得た。なお、領域Bに位置する結晶質半導体膜504 bの結晶粒径は0.3μm以下と小さい。この結晶質半導体膜504 aをTFTの活性層に用いた場合、優れた特性を得ることができる。

【0084】また、本実施例は、実施例2または実施例3と適宜、自由に組み合わせることが可能である。

【0085】【実施例5】本実施例では、nチャネル型TFTとpチャネル型TFTであるCMOS回路の作製工程を図6～図8を用いて説明する。

【0086】まず、実施例1に記載した方法により基板101上に、島状の有機樹脂膜103、104、無機絶縁膜105、島状半導体膜107、108 aを形成す

る。次いで、プラズマCVD法や減圧CVD法、またはスパッタ法により50~100nmの厚さの酸化珪素膜によるマスク層109を形成する。(図6(A))

【0087】図8(A)は図6(A)における上面図を示している。島状半導体膜107、108bは、島状にパターン形成された有機樹脂膜103、104にそれぞれ重なるようにして設けられている。図8(A)において、A-A'断面が図6(A)における断面構造に対応している。

【0088】そして、図6(B)に示すように、フォトレジストマスク110を設け、nチャネル型TFTを形成する島状半導体膜108aにしきい値電圧を制御する目的で $1 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^2$ 程度の濃度でp型を付与する不純物元素を添加する。半導体に対してp型を付与する不純物元素には、ホウ素(B)、アルミニウム(A1)、ガリウム(Ga)など周期律表第13族の元素が用いられている。ここではイオンドープ法でジボラン(B<sub>2</sub>H<sub>6</sub>)を用いホウ素(B)を添加した。ホウ素(B)添加は必ずしも必要でなく省略しても差し支えないが、ホウ素(B)を添加した半導体層108bはnチャネル型TFTのしきい値電圧を所定の範囲内に収めるために形成することができる。

【0089】nチャネル型TFTのLDD領域を形成するために、n型を付与する不純物元素を島状半導体膜108bに選択的に添加する。半導体に対してn型を付与する不純物元素には、リン(P)、砒素(As)、アンチモン(Sb)など周期律表第15族の元素が知られている。フォトレジストマスク111を形成し、ここではリン(P)を添加すべく、オフスキン(PH<sub>3</sub>)を用いたイオンドープ法を適用した。形成される不純物領域112におけるリン(P)濃度は $2 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^2$ の範囲とする(図6(C))。本明細書中では、不純物領域112に含まれるn型を付与する不純物元素の濃度を(“n”)と表す。

【0090】次に、マスク層109を純水で希釈したフッ酸などのエッチング液により除去した。そして、図6(B)と図6(C)で島状半導体膜108bに添加した不純物元素を活性化させる工程を行う。活性化は窒素雰囲気中で500~600°Cで1~4時間の熱アニュールや、レーザーアニールなどの方法により行うことができる。また、両方の方法を併用して行っても良い。本実施例では、レーザー活性化の方法を用い、エキシマレーザー光を用い、線状ビームを形成して、発振周波数5~50Hz、エネルギー密度100~500mJ/cm<sup>2</sup>として線状ビームのオーバーラップ割合を80~98%として走査して、島状半導体膜が形成された基板全面を処理した。尚、レーザー光の照射条件にはから限定される事項はなく、実施者が適宜決定すれば良い。

【0091】ゲート絶縁膜113はプラズマCVD法またはスパッタ法を用い、膜厚を40~150nmとして

珪素を含む絶縁膜で形成する。例えば、120nmの厚さで、酸化珪素膜で形成すると良い。また、SiH<sub>4</sub>とN<sub>2</sub>OにO<sub>2</sub>を添加させて作製された酸化珪素膜は、膜中の固定電荷密度が低減されているのでさらに良い。ゲート絶縁膜は、このような酸化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い(図6(D))。

【0092】図6(E)に示すように、ゲート絶縁膜上にゲート電極を形成するために導電層を形成する。この導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった積層構造することもできる。本実施形態では、導電性の塗布物金属膜から成る導電層

(A) 114と金属性から成る導電層(B) 115とを積層した構造とした。導電層(B) 115はタンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タンゲステン(W)から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金(代表的にはMo-W合金膜、Mo-Ta合金膜)で形成すれば良く、導電層(A) 114は塗化タンタル(TaN)、塗化チタン(WN)、塗化チタン(TiN)膜、塗化モリブデン(MoN)などで形成する。また、導電層(A) 114はタンゲステンシリサイド、チタンシリサイド、モリブデンシリサイドを適用しても良い。

【0093】導電層(A) 114は10~50nm(好ましくは20~30nm)とし、導電層(B) 115は200~400nm(好ましくは250~350nm)とすれば良い。本実施例では、導電層(A) 114に30nmの厚さのWN膜を、導電層(B) 115には350nmのW膜を用い、いずれもスパッタ法で形成した。尚、図示しないが、導電層(A) 111の下に2~20nm程度の厚さでリン(P)をドープしたシリコン膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、導電層(A)または導電層(B)が破裂に含有するアルカリ金属元素がゲート絶縁膜113に拡散するのを防ぐことができる。いずれにしても、導電層(B)は抵抗率を1.0~5.00μΩcmの範囲で好ましい。

【0094】次に、所定のパターンのフォトレジストマスクを形成し、導電層(A) 114と導電層(B) 115とを一括でエッチングしてゲート電極116、117を形成する。ゲート電極116、117は、導電層(A)から成る116a、117aと、導電層(B)から成る116b、117bとが一体として形成されている。この時、nチャネル型TFTに設けるゲート電極117は不純物領域112の一部と、ゲート絶縁膜113を介して重なるように形成する(図7(A))。また、ゲート電極は導電層(B)のみで形成することも可能である。

【0095】図8(B)は図7(A)における上面図を示している。島状半導体膜107、108b上にゲート絶縁膜を介して設けられるゲート電極116、117は、ゲート配線128に接続する。図8(B)において、A-A'断面が図7(A)における断面構造に対応している。

【0096】次いで、pチャネル型TFTを形成する島状半導体膜107にソース領域およびドレイン領域とする不純物領域119を形成する。ここでは、ゲート電極116をマスクとしてp型を付与する不純物元素を添加し、自己整合的に不純物領域を形成する。このとき、nチャネル型TFTを形成する島状半導体膜108bはフォトレジストマスク118で被覆しておく。そして、不純物領域119はジボラン(B<sub>2</sub>H<sub>6</sub>)を用いたイオンドープ法で形成する。この領域のボロン(B)濃度は $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ となるようにする(図7(B))。本明細書中では、ここで形成された不純物領域134に含まれるp型を付与する不純物元素の濃度を(p')と表す。

【0097】次に、nチャネル型TFTを形成する島状半導体膜108bにソース領域またはドレイン領域を形成する不純物領域121の形成を行った。ここでは、フォスフィン(PH<sub>3</sub>)を用いたイオンドープ法で行い、この領域のリン(P)濃度を $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ とした(図7(C))。本明細書中では、ここで形成された不純物領域121に含まれるn型を付与する不純物元素の濃度を(n')と表す。不純物領域119にも同時にリン(P)が添加されるが、既に前の工程で添加されたボロン(B)濃度と比較して不純物領域117に添加されたリン(P)濃度はその1/2～1/3程度なのでp型の導電性が確保され、TFTの特性に何ら影響を与えることはない。

【0098】その後、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化する工程をレーザーアニール法で行う。この工程はファーネスアニール炉を用いれば良い。その他に、熱アニール法、またはラビッドサーマルアニール法(RTA法)で行うことができる。ここでは、レーザー活性化の方法を用い、KRFエキシマレーザー光(波長248nm)を用い、線状ビームを形成して、発振周波数5～50Hz、エネルギー密度100～500mJ/cm<sup>2</sup>として島状半導体膜が形成された基板全面を処理した。また、アニール処理の前に、50～200nmの厚さの保護絶縁層122を酸化珪化珪素膜や酸化珪素膜などで形成すると良い。(図7(D))。

【0099】活性化の工程の後、さらに、3～100%の水素を含む雰囲気中で、300～450°Cで1～12時間の熱処理を行い、島状半導体膜を水素化する工程を行った。この工程は熱的に励起された水素により島状半導体膜にある $10^{16} \sim 10^{18} \text{ /cm}^2$ のダンギングボンド

を終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。

【0100】活性化および水素化の工程が終了したら、保護絶縁層上にさらに酸化珪化珪素膜または酸化珪素膜を積層させ、層間絶縁層123を形成する。酸化珪化珪素膜は保護絶縁層119と同様にしてSiH<sub>4</sub>を275CCM、N<sub>2</sub>Oを900SCCMとして反応圧力1.60Pa、基板温度325°Cとし、放電電力密度を0.15W/cm<sup>2</sup>として、500～1500nm(好ましくは600～800nm)の厚さで形成する。そして、層間絶縁層123および保護絶縁層122TFTのソース領域またはドレイン領域に達するコンタクトホールを形成し、ソース配線124、125と、ドレイン配線126を形成する。図示していないが、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の積層膜とした。

【0101】次に、バッシベーション膜127として、塗化珪素膜または酸化珪化珪素膜を50～500nm(代表的には100～300nm)の厚さで形成する。さらに、この状態で水素化処理を行うとTFTの特性向上に対して好ましい結果が得られた。例えば、3～100%の水素を含む雰囲気中で、300～450°Cで1～12時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られた。また、このような熱処理により層間絶縁層123および保護絶縁層122に存在する水素を島状半導体膜107、108bに拡散させ水素化することもできる。

【0102】こうして図7(E)に示すように、基板101上に、nチャネル型TFT151とpチャネル型TFT150とを完成させることができた。pチャネル型TFT150には、島状半導体膜107にチャネル形成領域152、ソース領域153、ドレイン領域154を有している。nチャネル型TFT151には、島状半導体膜108にチャネル形成領域155、ゲート電極117と重なるLDD領域156(以降、このようなLDD領域をL<sub>ov</sub>と記す)、ソース領域157、ドレイン領域158を有している。このL<sub>ov</sub>領域のチャネル長方向の長さは、チャネル長3～8μmに対して:0.5～3.0μm(好ましくは1.0～1.5μm)とした。本実施例ではそれぞれのTFTをシングルゲート構造としたが、ダブルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0103】図7(C)は図7(E)における上面図を示している。ソース配線124、125は、図示していない層間絶縁層123、保護絶縁層122によって島状半導体膜107、108bと接触している。図8(C)において、A-A'断面が図7(E)における断面構造に対応している。

【0104】このようにして作製されたpチャネル型TFT150とnチャネル型TFT151は、チャネル形成領域が結晶粒径の大きな多結晶硅素膜で形成されている。また、このようなTFTを用いてシフトレジスタ回路、バッファ回路、D/Aコンバータ回路、レベルシフタ回路、マルチプレクサ回路などを形成することができる。これらの回路を適宜組み合わせることにより、液晶表示装置やE表示装置、および密着型イメージセンサなどガラス基板上に作製される半導体装置を形成することができる。

【0105】ただし、上記全ての熱処理において、有機樹脂膜103、104が耐え得る温度範囲内になるよう熱処理の温度には十分気をつけることが必要である。

【0106】【実施例6】本発明の実施例を図9～図13を用いて説明する。ここでは画素部の TFTと、画素部の周辺に設けられる駆動回路の TFTを同一基板上に作製する方法について工程に従って詳細に説明する。但し、説明を簡単にするために、制御回路ではシフトレジスタ回路、バッファ回路などの基本回路であるCMOS回路と、サンプリング回路を形成するnチャネル型TFTとを図示することにする。

【0107】まず、実施例1に記載した方法により基板201上に、島状の有機樹脂膜203～206、無機絶縁膜207、非晶質半導体膜208aを形成する。(図9(A))

【0108】次いで、実施例1に記載した方法により非晶質半導体膜208aをレーザー結晶化させ結晶質半導体膜208bを形成する。(図9(B)) ここでは、結晶質半導体膜208bのうち、下方に無機絶縁膜を介して有機樹脂膜を有している領域の結晶粒径は、有機樹脂膜を有していない領域よりも大きいが図示しない。

【0109】次いで、結晶質半導体膜208bをエッチング処理して島状に分割し、島状半導体膜209、210a～212aを形成し活性層とする。その後、プラズマCVD法や減圧CVD法、またはスパッタ法により50～1000nmの厚さの酸化硅素膜によるマスク層213を形成する。(図9(C))

【0110】チャネルドープ工程は、フォトレジストマスク214を設け、nチャネル型TFTを形成する島状半導体膜210a～212aの全面にしきい値電圧を制御する目的で $1 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^2$ 程度の濃度でp型を付与する不純物元素としてボロン(B)を添加した。ボロン(B)の添加はイオンドープ法で実施しても良いし、非晶質硅素膜を成膜するときに同時に添加しておくこともできる。ここでのボロン(B)添加は必ずしも必要でないが、ボロン(B)を添加した半導体層210b～212bはnチャネル型TFTのしきい値電圧を所定の範囲内に収めるために形成することが好ましかった(図9(D))。

【0111】駆動回路のnチャネル型TFTのLDD領域

を形成するために、n型を付与する不純物元素を島状半導体膜210b、211bに選択的に添加する。あらかじめフォトレジストマスク215～218を形成した。ここではリン(P)を添加すべく、フォスフィン(PH<sub>3</sub>)を用いたイオンドープ法を適用した。形成された不純物領域(n-)219、220のリン(P)濃度は、 $1 \times 10^{17} \sim 5 \times 10^{18} \text{ atoms/cm}^2$ とする(図10(A))。また、不純物領域221は、画素部の保持容量を形成するための半導体層であり、この領域にも同じ濃度でリン(P)を添加した。

【0112】次に、マスク層213をフッ酸などにより除去して、図9(D)と図10(A)で添加した不純物元素を活性化させる工程を行ふ。活性化は、藍素雰囲気中で500～600°Cで1～4時間の熱アーノールや、レーザー-アーノールの方法により行うことができる。また、両者を併用して行っても良い。本実施例では、レーザー活性化の方法を用い、KrFエキシマーレーザー光(波長248nm)を用い、線状ビームを形成して、発振周波数5～50Hz、エネルギー密度1.00～5.00mJ/cm<sup>2</sup>として線状ビームのオーバーラップ割合を80～98%として走査して、島状半導体膜が形成された基板全面を処理した。尚、レーザー光の照射条件には何ら限られた事項はなく、実施者が適宜決定すれば良い。

【0113】そして、ゲート絶縁膜222をプラズマCVD法またはスパッタ法を用いて40～150nmの厚さでシリコンを含む絶縁膜で形成する。例えば、SiH<sub>4</sub>、N<sub>2</sub>O、O<sub>2</sub>を原料としてプラズマCVD法で作られる酸化珪素膜で形成する。(図10(B))

【0114】次に、ゲート電極を形成するために第1の導電層を成膜する。本実施例では導電性の藍化金属膜から成る導電層(A)223と金属膜から成る導電層(B)224とを積層させた。ここでは、Wをターゲットとしたスパッタ法で導電層(B)224をタングステン(W)で250nmの厚さに形成し、導電層(A)223はタングステン(WN)で50nmの厚さに形成した(図10(C))。

【0115】次に、フォトレジストマスク225～229を形成し、導電層(A)223と導電層(B)224とを一括でエッチングしてゲート電極230～233と容量配線234を形成する。ゲート電極230～233と容量配線234は、導電層(A)から成る230a～234aと、導電層(B)から成る230b～234bとが一体として形成されている。この時、駆動回路に形成するゲート電極231、232は不純物領域219、220の一部と、ゲート絶縁膜222を介して重なるように形成する(図10(D))。

【0116】次いで、駆動回路のpチャネル型TFTのソース領域およびドレイン領域を形成するために、p型を付与する不純物元素を添加する工程を行う。ここでは、ゲート電極230をマスクとして、自己整合的に不

純物領域を形成する。nチャネル型TFTが形成される領域はフォトレジストマスク235で被覆しておく。そして、ジボラン( $B_2H_6$ )を用いたイオンドープ法で不純物領域( $p^+$ ) $234$ を $1 \times 10^{21} \text{ atoms/cm}^2$ の濃度で形成した(図11(A))。

【0117】次に、nチャネル型TFTにおいて、ソース領域またはドレイン領域として機能する不純物領域の形成を行った。レジストのマスク237~239を形成し、n型を付与する不純物元素を添加して不純物領域241~242を形成した。これは、フォスフリン( $PH_3$ )を用いたイオンドープ法で行い、不純物領域( $n^+$ ) $241 \sim 244$ の( $P$ )濃度を $5 \times 10^{20} \text{ atoms/cm}^2$ とした(図11(B))。不純物領域240には、既に前工程で添加されたボロン( $B$ )が含まれているが、それに比して $1/2 \sim 1/3$ の濃度でリン( $P$ )が添加されるので、添加されたリン( $P$ )の影響は考えなくても良く、TFTの特性に何ら影響を与えることはなかった。

【0118】そして、画素部のnチャネル型TFTのLD領域を形成するためには、n型を付与する不純物添加の工程を行った。ここではゲート電極233をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加した。添加するリン( $P$ )の濃度は $5 \times 10^{18} \text{ atoms/cm}^2$ とし、図9(A)および図10(A)と図10(B)で添加する不純物元素の濃度よりも低濃度で添加することで、実質的には不純物領域( $n^-$ ) $245$ 、 $246$ のみが形成される(図11(C))。

【0119】その後、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化するために窒素雰囲気中で熱処理工程( $400 \sim 700^\circ\text{C}$ )を行った。この工程はフーネスアーナーリグを用いた熱アーナール法、レーザーアーナーリグ法、またはラビッドサーマルアーナール法(RTA法)で行うことができる。

【0120】この熱アーナールにおいて、ゲート電極230~233と容量配線234形成するW膜 $230b \sim 234b$ は、表面から $5 \sim 8 \text{ nm}$ の厚さでWNから成る導電層( $C$ ) $230c \sim 234c$ が形成される。また、その他に導電層( $B$ ) $230b \sim 234b$ が、チタン( $Ti$ )の場合には窒化チタン( $TiN$ )を形成することができる。また、窒素またはアンモニアなどを用いた窒素を含むアラズマ雰囲気でゲート電極 $230 \sim 234$ を晒しても同様に形成することができる。さらに、 $3 \sim 1000\%$ の水素を含む雰囲気中で、 $300 \sim 450^\circ\text{C}$ で $1 \sim 2$ 時間の熱アーナールを行い、島状半導体膜を水素化する工程を行った。この工程は熱的に励起された水素により島状半導体膜にある $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^2$ のゲンダリングボンドを終端する工程である。水素化の他の手段として、アラズマ水素化(アラズマにより励起された水素を用いる)を行っても良い。(図11(D))

【0121】なお、図14(A)は、図11(D)にお

けるTFTの上面図であり、A-A'断面は図11(D)のA-A'に対応している。

【0122】活性化および水素化の工程が終したら、ゲート配線とする第2の導電層を形成する。この第2の導電層は低抵抗材料であるアルミニウム(A1)や銅(Cu)を主成分とする導電層(D)で形成する。いずれにしても、第2の導電層の抵抗率は $0.1 \sim 1.0 \mu\Omega \text{ cm}$ 程度とする。さらに、チタン( $Ti$ )やタンタル( $Ta$ )、タングステン(W)、モリブデン(Mo)から成る導電層(E)を積層形成すると良い。本実施例では、チタン( $Ti$ )を $0.1 \sim 2 \text{ 重量\%含むアルミニウム(A1)}$ 膜を導電層(D) $247$ とし、チタン( $Ti$ )膜を導電層(E) $248$ として形成した。導電層(D) $247$ は $200 \sim 400 \text{ nm}$ (好ましくは $250 \sim 350 \text{ nm}$ )とすれば良く、導電層(E) $248$ は $50 \sim 200 \text{ nm}$ (好ましくは $100 \sim 150 \text{ nm}$ )で形成すれば良い(図12(A))。

【0123】そして、ゲート電極に接続するゲート配線を形成するために導電層(E) $248$ と導電層(D) $247$ をエッチング処理して、ゲート配線 $249$ 、 $250$ と容量配線 $251$ を形成した。

【0124】なお、図14(B)はこの状態の上面図を示し、A-A'断面は図12(B)のA-A'に対応している。

【0125】次いで、第1の層間絶縁膜252は $500 \sim 1500 \text{ nm}$ の厚さで酸化珪素膜または酸化窒化珪素膜で形成する。本実施例では、 $\text{SiH}_4$ を $27.5 \text{ SCCM}$ 、 $\text{N}_2$ を $900 \text{ SCCM}$ 、として反応圧力 $1.6 \text{ kPa}$ 、基板温度 $325^\circ\text{C}$ で放電電力密度 $0.15 \text{ W/cm}^2$ で形成した。その後、それぞれの島状半導体膜に形成されたソース領域またはドレイン領域に連するコンタクトホールを形成し、ソース配線 $253 \sim 256$ と、ドレイン配線 $257 \sim 260$ を形成する。図示していないが、本実施例ではこの電極を、 $Ti$ 膜を $100 \text{ nm}$ 、 $Ti$ を含むアルミニウム膜 $300 \text{ nm}$ 、 $Ti$ 膜 $150 \text{ nm}$ をスパッタ法で連続して形成した3層構造の積層膜とした。

【0126】次に、バッジベーション膜261として、窒化珪素膜、酸化珪素膜、または酸化窒化珪素膜を $50 \sim 500 \text{ nm}$ (代表的には $100 \sim 300 \text{ nm}$ )の厚さで形成する。この状態で水素化処理を行うとTFTの特性向上に対して好ましい結果が得られた。例えば、 $3 \sim 1000\%$ の水素を含む雰囲気中で、 $300 \sim 450^\circ\text{C}$ で $1 \sim 2$ 時間の熱処理を行と良く、あるいはアラズマ水素化法を用いても同様の効果が得られた。また、このような熱処理により第1の層間絶縁膜252に存在する水素を島状半導体膜 $209$ 、 $210b \sim 212b$ に拡散させ水素化することもできる。(図12(C))。なお、ここで後に画素電極とドレイン配線を接続するためのコンタクトホールを形成する位置において、バッジベーション膜261に開口部を形成しておいても良い。

【0127】図14 (C) はこの状態の上面図を示し、A-A'断面は図12 (C) のA-A'に対応している。

【0128】その後、有機樹脂からなる第2の層間絶縁膜262を1.0~1.5μmの厚さに形成する。有機樹脂としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB (ベンジシクロブテン) 等を使用することができる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、300°Cで焼成して形成した。そして、第2の層間絶縁膜262にドレイン配線260に連するコンタクトホールを形成し、画素電極263、264を形成する。画素電極は、透過型液晶表示装置とする場合には透明導電膜を用いれば良く、反射型の液晶表示装置とする場合には金属膜を用いれば良い。本実施例では透過型の液晶表示装置とするために、酸化インジウム・スズ (ITO) 膜を100nmの厚さにスパッタ法で形成した (図13)。

【0129】こうして同一基板上に、駆動回路のTFTと画素部の画素TFTとを有した基板を完成させることができた。駆動回路にはpチャネル型TFT301、第1のnチャネル型TFT302、第2のnチャネル型TFT303、画素部には画素TFT304、保持容量305が形成した。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0130】ただし、上記アクティブマトリクス基板の全ての熱処理において、有機樹脂膜203~206が耐え得る温度範囲内にあるよう熱処理の温度には十分気をつけることが必要である。

【0131】駆動回路のpチャネル型TFT301には、島状半導体膜209にチャネル形成領域306、ソース領域307a、307b、ドレイン領域308a、308bを有している。第1のnチャネル型TFT302には、島状半導体膜210にチャネル形成領域309、ゲート電極231と重なるLDD領域 (Lov) 310、ソース領域311、ドレイン領域312を有している。このLov領域のチャネル長方向の長さは0.5~3.0μm、好ましくは1.0~1.5μmとした。第2のnチャネル型TFT303には、島状半導体膜211にチャネル形成領域313、Lov領域とLoff領域 (ゲート電極と重ならないLDD領域であり、以降Loff領域と記す) とが形成され、このLoff領域のチャネル長方向の長さは0.3~2.0μm、好ましくは0.5~1.5μmである。画素TFT304には、島状半導体膜212にチャネル形成領域318、319、Loff領域320~323、ソースまたはドレイン領域324~326を有している。Loff領域のチャネル長方向の長さは0.5~3.0μm、好ましくは1.5~2.5μmである。さらに、容量配線234、251と、ゲート絶縁膜と同じ材料から成る絶縁膜と、画素TFT304のドレイン領域326に接続し、n型を付与する不純物元素が添加された半導体層327とから保持容量30

5が形成されている。図12では画素TFT304をダブルゲート構造としたが、シングルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0132】以上の様な構成は、画素TFTとおよび駆動回路が要求する仕様に応じて各回路を構成するTFTの構造を最適化し、半導体装置の動作性能と信頼性を向上させることを可能としている。さらにゲート電極を耐熱性を有する導電性材料で形成することによりLDD領域やソース領域およびドレイン領域の活性化を容易とし、ゲート配線低抵抗材料で形成することにより、配線抵抗を十分低減できる。従って、表示領域 (画面サイズ) が4インチクラス以上の表示装置に適用することができる。そして、下地層を形成する有機樹脂層203~206上で選択的に形成された結晶質半導体膜を用いることにより、完成したTFTにおいて非常に優れた特性を実現することができる。

【0133】【実施例7】本実施例では、実施例6で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。図15に示すように、図13の状態のアクティブマトリクス基板に対し、配向膜601を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂がよく用いられている。対向側の対向基板602には、遮光膜603、透明導電膜604および配向膜605を形成した。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のペルトル角を持って配向するようにした。そして、画素部と、CMOS回路が形成されたアクティブマトリクス基板と対向基板とを、公知のペルル組み工程によってシール材やスペーサー (共に図示せず)などを介して貼りあわせる。その後、両基板の間に液晶材料606を注入し、封止剤 (共に図示せず)によって完全に封止した。液晶材料には公知の液晶材料を用いれば良い。このようにして図15に示すアクティブマトリクス型液晶表示装置が完成した。

【0134】次に、このアクティブマトリクス型液晶表示装置の構成を、図16の斜視図および図17の上面図を用いて説明する。尚、図16と図17は、図9~図13と図15の断面構造図と対応付けるため、共通の符号を用いている。また、図17で示すE-E'に沿った断面構造は、図13に示す画素マトリクス回路の断面図に対応している。

【0135】図16においてアクティブマトリクス基板は、ガラス基板201上に形成された、画素部706と、走査信号駆動回路704と、画像信号駆動回路405で構成される。表示領域には画素TFT304が設けられ、周辺に設けられる駆動回路はCMOS回路を基本として構成されている。走査信号駆動回路704と、画像信号駆動回路705はそれぞれゲート配線250とソース配線256で画素TFT304に接続している。ま

た、FPC (Flexible Print Circuit) 731が外部入力端子734に接続され、入力配線402、403でそれぞれの駆動回路に接続している。

【0136】図17は表示領域706のはば一画素分を示す上面図である。ゲート配線250は、図示されていないゲート絶縁膜を介してその下の半導体層212と交差している。図示していないが、半導体層には、ソース領域、ドレイン領域、n++領域でなるLoff領域が形成されている。また、265はソース配線256とソース領域324とのコンタクト部、266はドレイン配線260とドレイン領域326とのコンタクト部、267はドレイン配線260と画素電極263のコンタクト部である。保持容量305は、画素TFT304のドレイン領域326から延在する半導体層327とゲート絶縁膜を介して容量配線234、251が重なる領域で形成されている。

【0137】なお、本実施例のアクティブラトリクス型液晶表示装置は、実施例6で説明した構造と照らし合わせて説明したが、実施例6の構成に限定されるものではなく、実施形態1～5で示した構成を実施例6に応用して完成させたアクティブラトリクス基板を用いても良い。いずれにしても、実施の形態で示した有機樹脂膜を設けたアクティブラトリクス基板であれば自由に組み合わせてアクティブラトリクス型液晶表示装置を作製することができる。

【0138】【実施例8】本実施例では、本願発明を用いてEL (エレクトロルミネッセンス) モジュール (EL表示装置ともいう) を作製した例について説明する。

【0139】図19 (A) は本願発明を用いたEL表示パネルの上面図である。図19 (A) において、10は基板、11は画素部、12はソース側駆動回路、13はゲート側駆動回路であり、それぞれの駆動回路は配線14～16を経てFPC17に至り、外部機器へと接続される。

【0140】このとき少なくとも画素部、好ましくは駆動回路及び画素部を覆うようにして基板82を設ける。なお、基板82はガラス板またはプラスチック板を用いても良いし、紫外線吸収樹脂を用いても良い。基板82を用いた場合、接着剤81によって基板10に固定させ、基板10との間に樹脂20を充填する。このとき、EL素子は完全に前記樹脂20に封入された状態となり、外気から完全に遮断される。

【0141】また、基板82と基板10との間に密閉空間を設け不活性ガス (アルゴン、ヘリウム、窒素等) を充填しておいたり、酸化シリカ等の乾燥剤を設けてもよい。これによりEL素子の水分等による劣化を抑制することが可能である。

【0142】また、図19 (B) は本実施例のEL表示パネルの断面構造であり、基板10、無機絶縁膜21の上に駆動回路用TFT (但し、ここではNTFTとPT

FTを組み合わせたCMOS回路を図示している。) 2及び画素部用TFT23 (但し、ここではEL素子への電流を制御するTFTだけ図示している。) が形成されている。駆動回路用TFT22としては、図7に示したNTFT及びPTFTを用いれば良い。また、画素部用TFT23は図7に示したNTFTまたはPTFTを用いれば良い。

【0143】本願発明を用いて駆動回路用TFT22、画素部用TFT23が完成したら、樹脂材料でなる層間絶縁膜 (平坦化膜) 26の上に画素部用TFT23のドレインと電気的に接続する透明導電膜となる画素電極27を形成する。透明導電膜としては、酸化インジウムと酸化スズとの化合物 (ITOと呼ばれる) または酸化インジウムと酸化亜鉛との化合物を用いることができる。そして、画素電極27を形成したら、絶縁膜28を形成し、画素電極27上に開口部を形成する。

【0144】次に、EL層29を形成する。EL層29は公知のEL材料 (正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層) を自由に組み合わせて積層構造または単層構造とすれば良い。どのような構造とするかは公知の技術を用いては良い。また、EL材料には低分子系材料と高分子系 (ポリマー系) 材料がある。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合には、スピンドルコート法、印刷法またはインクジェット法等の簡易な方法を用いることが可能である。

【0145】本実施例では、シャドーマスクを用いて蒸着法によりEL層を形成する。シャドーマスクを用いて画素毎に波長の異なる発光可能な発光層 (赤色発光層、緑色発光層及び青色発光層) を形成することで、カラーラスターが可能となる。その他にも、色変換層 (CCM) とカラーフィルターを組み合わせた方式、白色発光層とカラーフィルターを組み合わせた方式があるがいずれの方法を用いても良い。勿論、単色発光のEL表示装置とすることもできる。

【0146】EL層29を形成したら、その上に陰極30を形成する。陰極30はEL層29の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中でEL層29と陰極30を連続成膜するか、EL層29を不活性雰囲気で形成し、一大気開放しないで陰極30を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式 (クラスター・ツール方式) の成膜装置を用いることで上述のような成膜を可能とする。

【0147】なお、本実施例では陰極30として、LiF (フッ化リチウム) 膜とAl1 (アルミニウム) 膜の積層構造を用いる。具体的にはEL層29上に蒸着法で1nm厚のLiF (フッ化リチウム) 膜を形成し、その上に300nm厚のアルミニウム膜を形成する。勿論、公知の陰極材料であるMgAg電極を用いても良い。そし

て陰極30は31で示される領域において配線16に接続される。配線16は陰極30に所定の電圧を与えるための電源供給線であり、導電性ペースト材料32を介してFPC17に接続される。また、樹脂80で接続部分を覆い、接続部分を保護する。

【0148】31に示された領域において陰極30と配線16とを電気的に接続するため、層間絶縁膜26及び絶縁膜28にコンタクトホールを形成する必要がある。これらは層間絶縁膜26のエッチング時(画素電極用コンタクトホールの形成時)や絶縁膜28のエッチング時(EL層形成前の開口部の形成時)に形成しておけば良い。また、絶縁膜28をエッチングする際に、層間絶縁膜26まで一括でエッチングしても良い。この場合、層間絶縁膜26と絶縁膜28が同じ樹脂材料であれば、コンタクトホールの形状を良好なものとすることができる。

【0149】また、配線16は基板82と基板10との間を隙間(直し接着剤81で塞がれている。)をもってFPC17に電気的に接続される。なお、ここでは配線16について説明したが、他の配線14、15も同様にして基板82の下をもってFPC17に電気的に接続される。

【0150】以上のような構成でなるEL表示パネルにおいて、本願発明を用いることができる。ここで画素部のさらに詳細な断面構造を図20に、上面構造を図21(A)に、回路図を図21(B)に示す。図20、図21(A)及び図21(B)では共通の符号を用いるので互いに参照すれば良い。

【0151】図21において、基板1001上に設けられたスイッチング用TFT1002は本願発明のN TFT用を用いて形成される。本実施例ではダブルゲート構造としているが、構造及び作製プロセスに大きな違いはないので説明を省略する。但し、ダブルゲート構造とすることで実質的に二つのTFTが直列された構造となり、オフ電流値を低減することができるという利点がある。なお、本実施例ではダブルゲート構造としているが、シングルゲート構造でも構わないし、トリブルゲート構造やそれ以上のゲート本数を持つマルチゲート構造でも構わない。また、本願発明のP TFTを用いて形成しても構わない。

【0152】また、電流制御用TFT1003は本願発明のN TFTを用いて形成される。このとき、スイッチング用TFT1002のドレイン配線35は配線36によって電流制御用TFTのゲート電極37に電気的に接続されている。また、38で示される配線は、スイッチング用TFT1002のゲート電極39a、39bを電気的に接続するゲート配線である。

【0153】このとき、電流制御用TFT1003が本願発明の構造であることは非常に重要な意味を持つ。電流制御用TFTはEL素子を流れる電流量を制御するた

めの素子であるため、多くの電流が流れ、熱による劣化やホットキャリアによる劣化の危険性が高い素子でもある。そのため、電流制御用TFTのドレイン側に、ゲート絶縁膜を介してゲート電極に重なるようにLDD領域を設ける本願発明の構造は極めて有効である。

【0154】また、本実施例では電流制御用TFT1003をシングルゲート構造で図示しているが、複数のTFTを直列につなげたマルチゲート構造としても良い。さらに、複数のTFTを並列につなげて実質的にチャネル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。

【0155】また、図21(A)に示すように、電流制御用TFT1003のゲート電極37となる配線は1004で示される領域で、電流制御用TFT1003のドレイン配線40と絶縁膜を介して重なる。このとき、1004で示される領域ではコンデンサが形成される。このコンデンサ1004は電流制御用TFT1003のゲートにかかる電圧を保持するためのコンデンサとして機能する。なお、ドレイン配線40は電流供給線(電源線)1101に接続され、常に一定の電圧が加えられている。

【0156】スイッチング用TFT1002及び電流制御用TFT1003の上には第1バッシャーション膜41が設けられ、その上に樹脂絶縁膜42なる平坦化膜42が形成される。平坦化膜42を用いてTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起す場合がある。従って、EL層をできるだけ平坦面に形成するように画素電極を形成する前に平坦化しておくことが望ましい。

【0157】また、43は反射性の高い導電膜である画素電極(EL素子の陰極)であり、電流制御用TFT1003のドレインに電気的に接続される。画素電極43としてはアルミニウム合金膜、銅合金膜など低抵抗な導電膜またはそれらの積層膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。

【0158】また、絶縁膜(好ましくは樹脂)で形成されたパンク44a、44bにより形成された溝(画素に相当する)の中に発光層45が形成される。なお、ここでは一画素しか図示していないが、R(赤)、G(緑)、B(青)の各色に対応した発光層を作り分けても良い。発光層とする有機EL材料としては、 $\pi$ 共役ポリマー系材料を用いる。代表的なポリマー系材料としては、ポリバフェニレンビニレン(PPV)系、ポリビニカルバゾール(PVK)系、ポリフルオレン系などが挙げられる。

【0159】なお、PPV系有機EL材料としては様々な型のものがあるが、例えばH. Shenk, H. Becker, O. Ge

lsen, E.Kluge, W.Kreuder, and H.Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceeding s, 1999, p.33-37」や特開平10-92576号公報に記載されたような材料を用いれば良い。

【0160】具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は3.0～15.0 nm (好ましくは4.0～10.0 nm) とすれば良い。

【0161】但し、以上の例は発光層として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせてEL層(発光及びそのためのキャリヤーの移動を行わせるための層)を形成すれば良い。また、EL層として一重項励起により発光(蛍光)する発光材料(シングレット化合物)からなる薄膜、または三重項励起により発光(リン光)する発光材料(トリアクレット化合物)からなる薄膜を用いることができる。

【0162】例えば、本実施例ではポリマー系材料を発光層として用いる例を示したが、低分子系有機EL材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0163】本実施例では発光層4.5の上にPEDOT(ポリチオフェン)またはPAni(ポリアニリン)でなる正孔注入層4.6を設けた構造である。そして、正孔注入層4.6の上には透明導電膜でなる陽極4.7が設けられる。本実施例の場合、発光層4.5で生成された光は上面側に向かって(TFTの上方に向かって)放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

【0164】陽極4.7まで形成された時点でEL素子2405が完成する。なお、ここでいうEL素子1005は、画素電極(陰極)4.3、発光層4.5、正孔注入層4.6及び陽極4.7で形成されたコンデンサを指す。図21(A)に示すように画素電極4.3は画素の面積にほぼ一致するため、画素全体がEL素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

【0165】ところで、本実施例では、陽極4.7の上にさらに第2バッジーション膜4.8を設けている。第2バッジーション膜4.8としては塗化珪素膜または塗化酸化珪素膜が好ましい。この目的は、外部とEL素子と

を遮断することであり、有機EL材料の酸化による劣化を防ぐ意味と、有機EL材料からの脱ガスを抑える意味との両方を併せ持つ。これによりEL表示装置の信頼性が高められる。

【0166】以上のように本願発明のEL表示パネルは図20のような構造の画素からなる画素部を有し、オフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとを有する。従って、高い信頼性を有し、且つ、良好な画像表示が可能なEL表示パネルが得られる。

【0167】なお、本実施例の構成は、実施例1～7の構成と自由に組み合わせて実施することが可能である。

【0168】【実施例】本実施例では、実施例8に示した画素部において、EL素子1005の構造を反転させた構造について説明する。説明には図26を用いる。なお、図21(A)の構造と異なる点はEL素子の部分と電流制御用TFTだけであるので、その他の説明は省略することとする。

【0169】図22において、電流制御用TFT2601は本願発明のPTFTを用いて形成される。作製プロセスは実施例1を参照すれば良い。

【0170】本実施例では、画素電極(陽極)5.0として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

【0171】そして、絶縁膜であるパンク5.1a、5.1bが形成された後、溶液塗布によりポリビニルカルバゾールでなる発光層5.2が形成される。その上にはカリウムアセラルセトネット(a-cacKと表記される)でなる電子注入層5.3、アルミニウム合金でなる陰極5.4が形成される。この場合、陰極5.4がバッジーション膜としても機能する。こうしてEL素子2602が形成される。

【0172】本実施例の場合、発光層5.3で発生した光は、矢印で示されるようにTFTが形成された基板の方に向かって放射される。本実施例のような構造とする場合、電流制御用TFT1201はPTFTで形成することが好ましい。

【0173】なお、本実施例の構成は、実施例1～7の構成と自由に組み合わせて実施することが可能である。

【0174】【実施例10】本実施例では、図21(B)に示した回路図とは異なる構造の画素とした場合の例について図23に示す。なお、本実施例において、1301はスイッチング用TFT1302のソース配線、1303はスイッチング用TFT1302のゲート配線、1304は電流制御用TFT、1305はコンデンサ、1306、1308は電流供給線、1307はEL素子とする。

【0175】図23(A)は、二つの画素間で電流供給

線1306を共通とした場合の例である。即ち、二つの画素が電流供給線1306を中心に線対称となるように形成されている点に特徴がある。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【0176】また、図23(B)は、電流供給線1308をゲート配線1303と平行に設けた場合の例である。なお、図23(B)では電流供給線1308とゲート配線1303が重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることができる。この場合、電源供給線1308とゲート配線1303とで専用面積を共有させることができると、画素部をさらに高精細化することができる。

【0177】また、図23(C)は、図23(B)の構造と同様に電流供給線1308をゲート配線1303と平行に設け、さらに、二つの画素を電流供給線1308を中心に線対称となるように形成する点に特徴がある。また、電流供給線1308をゲート配線1303のいずれか一方と重なるように設けることも有効である。この場合、電源供給線の本数を減らすことができると、画素部をさらに高精細化することができる。

【0178】なお、本実施例の構成は、実施例8または実施例9の構成と自由に組み合わせて実施することができる。

【0179】【実施例11】実施例8に示した図21(A)、図21(B)では電流制御用TFT1003のゲートにかかる電圧を保持するためにコンデンサ1004を設ける構造としているが、コンデンサ1004を省略することも可能である。

【0180】実施例8の場合、電流制御用TFT1003として図20に示すような本願発明のNTFTを用いているため、ゲート絶縁膜を介してゲート電極と重なるように設けられたLDD領域を有している。この重なり合った領域は一般的にゲート容量と呼ばれる寄生容量が形成されるが、本実施例ではこの寄生容量をコンデンサ1004の代わりとして積極的に用いる点に特徴がある。

【0181】この寄生容量のキャパシタンスは上記ゲート電極とLDD領域が重なり合った面積によって変化するため、その重なり合った領域に含まれるLDD領域の長さによって決まる。

【0182】また、実施例10に示した図23(A)、(B)、(C)の構造においても同様にコンデンサ1305を省略することは可能である。

【0183】なお、本実施例の構成は、実施例8または実施例9の構成と自由に組み合わせて実施することができる。

【0184】【実施例12】本願発明を実施して形成されたCMOS回路や画素部は様々な電気光学装置(アク

ティプラミクス型液晶ディスプレイ、ELモジュール、アクティプラミクス型ECディスプレイ)に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本願発明を実施できる。

【0185】その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター(リア型またはフロント型)、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)などが挙げられる。それらの一例を図24、図25及び図26に示す。

【0186】図24(A)はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を画像入力部2002、表示部2003やその他の駆動回路に適用することができる。

【0187】図24(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102やその他の駆動回路に適用することができる。

【0188】図24(C)はモバイルコンピュータ(モービルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205やその他の駆動回路に適用できる。

【0189】図24(D)はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302やその他の駆動回路に適用することができる。

【0190】図24(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行なうことができる。本発明は表示部2402やその他の駆動回路に適用することができる。

【0191】図24(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。本願発明を表示部2502やその他の駆動回路に適用することができる。

【0192】図25(A)はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。本発明は投射装置2601の一部を構成する液晶表示装置2808やその他の駆動回路に適用することができる。

【0193】図25(B)はリア型プロジェクターであ

り、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。本発明は投射装置2702の一部を構成する液晶表示装置2808やその他駆動回路に適用することができる。

【0194】なお、図25(C)は、図25(A)及び図25(B)中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、アリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例江三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図25(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0195】また、図25(D)は、図25(C)中に示した光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクタ-2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図25(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0196】ただし、図25に示したプロジェクターにおいては、透型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及びEL表示装置での適用例を示していない。

【0197】図26(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906等を含む。本願発明を音声出力部2902、音声入力部2903、表示部2904やその他の駆動回路に適用することができる。

【0198】図26(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003やその他の駆動回路に適用することができる。

【0199】図26(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上(特に30インチ以上)のディスプレイには有利である。

【0200】以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能で

ある。また、本実施例の電子機器は実施例1～11のどのような組み合わせからなる構成を用いても実現することができる。

【0201】【実施例13】本実施例では、以下のような実験を行った。以下に本実施例で示す実験手順を示す。

【0202】まず、ガラス基板1400上に膜厚200nmのBCB膜を成膜した後、後に形成する半導体層とともにマスクを用いてバーニングした後、BCB膜1401を形成した。

【0203】次いで、プラズマCVD法を用い、SiH<sub>4</sub>、及びN<sub>2</sub>Oを反応ガスとして成膜される酸化塗化シリコン膜(組成比Si=3.2%、O=5.9%、N=7%、H=2%)を200nmの厚さで積層形成する。

【0204】次いで、本実施例では、プラズマCVD法を用い、54nmの非晶質シリコン膜1403を成膜した。(図27(A))

【0205】この非晶質シリコン膜に脱水素化(500°C、1時間)を行った後、バーニングを行った。(図27(B))

【0206】次いで、バッファーフッ酸で自然酸化膜の除去を行い、本実施例のレーザー-アニール処理を行って結晶質シリコン膜1404を形成した。(図27(C))

【0207】なお、上記結晶質シリコン膜1404の形成工程は、実施例1乃至11のいずれかに記載の結晶質シリコン膜の形成工程に代えて使用することができることは言うまでもない。

【0208】本実施例のレーザー-アニール処理は、図28に示した方法で非晶質シリコン膜1403の表面及び裏面にエキシマレーザー光(1502、1503(波長308nm))を照射した。ここでのレーザー照射条件は、エネルギー密度1000～5000mJ/cm<sup>2</sup>として線状ビームのオーバーラップ割合を80～98%として走査して、非晶質シリコン膜1403が形成された基板全面を処理した。ただし、ここでは波長308nmのエキシマレーザーに対する透過率が約50%であるガラス基板(コニング1737)を用いたが、波長308nmのエキシマレーザーに対する透過率が約100%である石英基板を用いてもよい。

【0209】図28において、1400は透光性基板であり、その表面にはBCB膜1401、絶縁膜1402、非晶質半導体膜(または結晶質半導体膜)1403が形成されている。また、透光性基板1400の下にはレーザー光を反射させるための反射体1501が配置される。

【0210】透光性基板1400はガラス基板、石英基板、結晶化ガラス基板若しくはプラスチック基板が用いられる。この透光性基板1400自体で第二次レーザー光の実効エネルギー強度を調節することが可能である。

また、絶縁膜1802は酸化シリコン膜や塗化酸化シリコン膜(SiO<sub>x</sub>N<sub>y</sub>)などの珪素を含む絶縁膜を用いれば良く、この絶縁膜1400で第二次レーザー光の実効エネルギー強度を調節しても良い。

【0211】また、図28の構成においては、第二次レーザー光1503は、反射体1501で反射されたレーザー光である。従って、非晶質半導体膜1403で第二次レーザー光の実効エネルギー強度を調節することもできる。また、非晶質半導体膜1403はアモルファスシリコン膜の他に、アモルファスシリコンゲルマニウム膜などの化合物半導体膜も含む。

【0212】また、反射体1501は表面(レーザー光の反射面)に金属膜を形成した基板であっても良いし、金属元素である基板であっても良い。この場合、金属膜としては如何なる材料を用いても良い。代表的には、シリコン(Si)、アルミニウム(Al)、銀(Ag)、タンゲステン(W)、チタン(Ti)、タンタル(Ta)のいずれかの元素を含む金属膜を用いる。例えば、窒化タングステン(WN)、窒化チタン(TiN)、窒化タンタル(TaN)を用いても良い。

【0213】さらに、この反射体1501は透光性基板1400に接して設けても良いし、離して設けても良い。また、反射体1501を配置する代わりに、基板1400の裏面(表面の反対側の面)に直接上述のような金属膜を形成し、そこでレーザー光を反射させることも可能である。いずれにしても、この反射体1501の反射率で第二次レーザー光の実効エネルギー強度を調節することができる。また、反射体1501を透光性基板1400と離して設置する場合、その隙間に充填する気体(ガス)で第二次レーザー光のエネルギー強度を制御することも可能である。

【0214】なお、上記レーザーアニール処理は、実施例1乃至11のいずれかに記載のレーザーアニール処理に代えて使用することができることは言うまでもない。

【0215】以上の工程を経て形成された結晶質シリコン膜における結晶粒径の大きさを観察したSEM写真図が図29である。図29に示すように約2μm程度の大きな結晶粒径を有する結晶質シリコン膜が得られた。この粒径の大きな領域をTFTのチャネル形成領域として用いれば、良好なTFT特性を示すTFTを得ることができる。

【0216】また、結晶成長の始点位置を調べるために比較的大きな島状半導体をバターニングしてレーザーを照射した後、観察したSEM写真図が図30である。図30に示すように端部からラテラル成長している結晶質シリコン膜が得られた。

【0217】以上の実験結果から、本発明により結晶質半導体膜における結晶の位置を制御できることは実証された。

## 【0218】

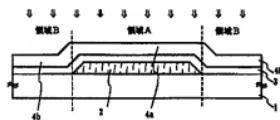
【発明の効果】本発明の結晶化の技術を用いることにより、結晶の位置と結晶粒径の大きさが制御された結晶質半導体膜を作製することができる。所定の形状を有する有機樹脂膜の配置に従って結晶粒径の大きな結晶質半導体膜の位置が決定される。また、有機樹脂膜の材料及び膜厚、または無機絶縁膜の材料及び膜厚を調節することにより、結晶粒径の大きな領域を選択的に形成することができる。また、この結晶粒径の大きな領域は非常に格子欠陥密度が小さく、該領域をTFTのチャネル形成領域として用いた場合、優れた電気特性を得ることができる。

### 【図面の簡単な説明】

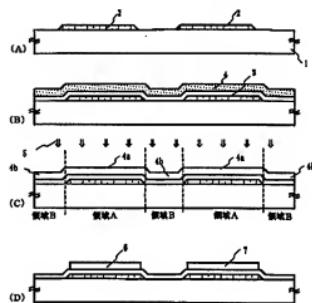
- 【図1】 本発明の構成を説明する図。
- 【図2】 本発明による結晶質半導体膜の作製工程を示す断面図。
- 【図3】 本発明による結晶質半導体膜の作製工程を示す断面図。
- 【図4】 本発明の構成を説明する図。(実施例3)
- 【図5】 本発明の構成を説明する図。(実施例4)
- 【図6】 TFTの作製工程を示す断面図。
- 【図7】 TFTの作製工程を示す断面図。
- 【図8】 TFTの作製工程を示す上面図。
- 【図9】 アクティブマトリクス基板の作製工程を示す断面図である。
- 【図10】 アクティブマトリクス基板の作製工程を示す断面図である。
- 【図11】 アクティブマトリクス基板の作製工程を示す断面図である。
- 【図12】 アクティブマトリクス基板の作製工程を示す断面図である。
- 【図13】 アクティブマトリクス基板の作製工程を示す断面図である。
- 【図14】 アクティブマトリクス基板の作製工程を示す上面図である。
- 【図15】 アクティブマトリクス型液晶表示装置の断面構造図である。
- 【図16】 AM-LCDの外観を示す図。
- 【図17】 アクティブマトリクス型液晶表示装置における1画素を示す上面図。
- 【図18】 レーザーアニール装置の構成を示す図。
- 【図19】 EL表示装置の構成を示す断面図。
- 【図20】 EL表示装置の構成を示す断面図。
- 【図21】 EL表示装置の構成を示す上面図。
- 【図22】 EL表示装置の構成を示す断面図。
- 【図23】 EL表示装置の構成を示す回路図。
- 【図24】 電子機器の一例を示す図。
- 【図25】 電子機器の一例を示す図。
- 【図26】 電子機器の一例を示す図。
- 【図27】 作製工程を示す断面図。

【図28】 レーザー照射方法を示す断面図。  
【図29】 結晶粒径の大きさを示すSEM写真図。

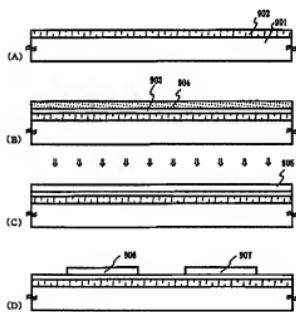
【図1】



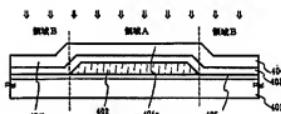
【図2】



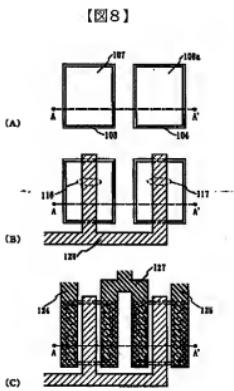
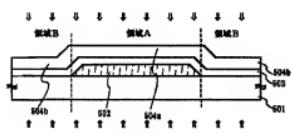
【図3】



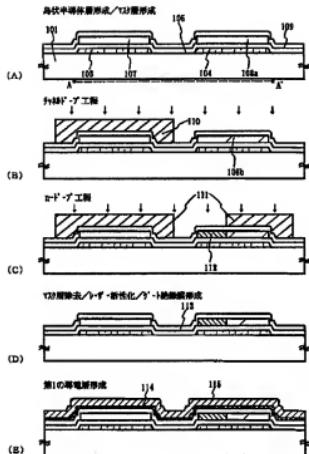
【図4】



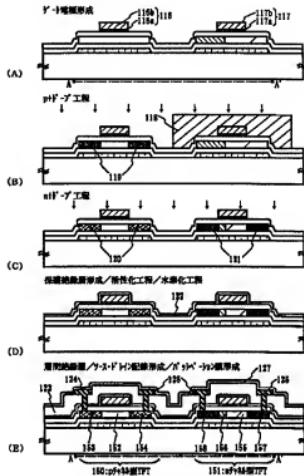
【図5】



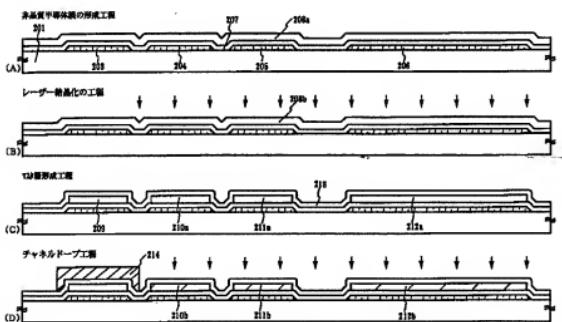
【図6】



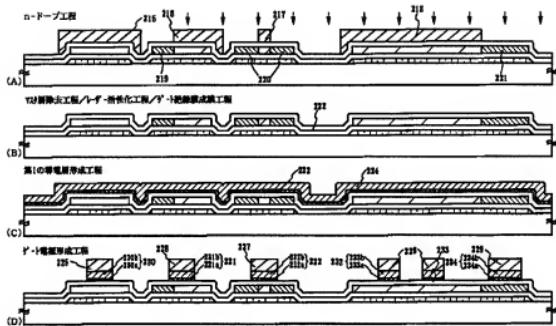
【図7】



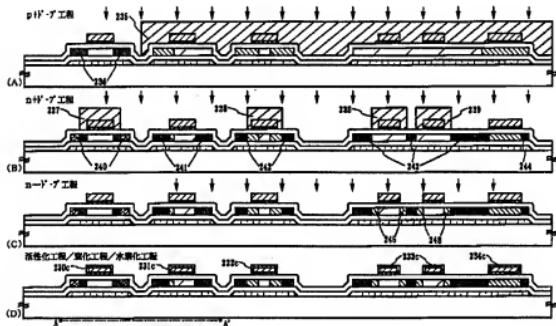
【図9】



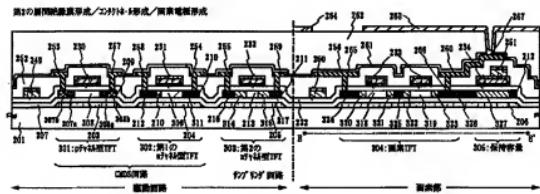
【図10】



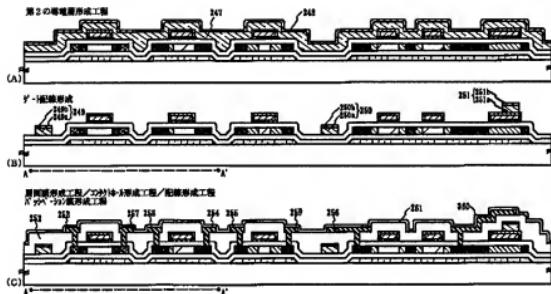
【図11】



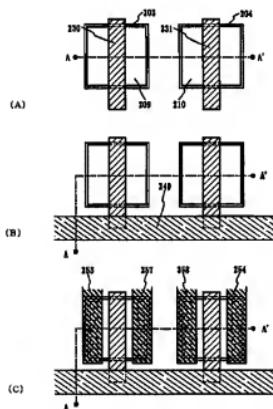
【図13】



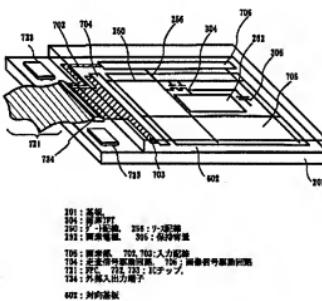
【図12】



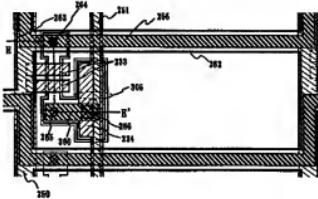
【図14】



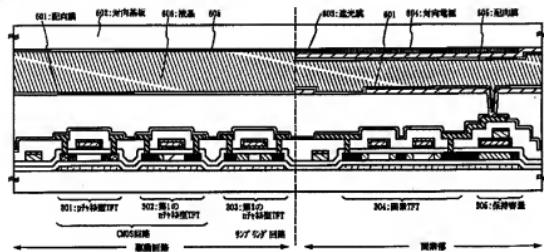
【図16】



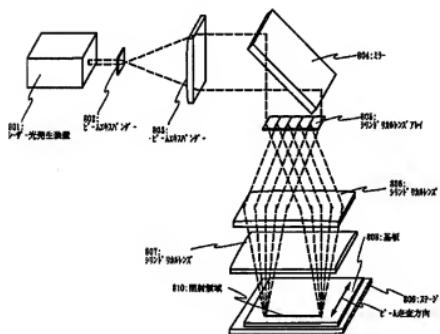
【図17】



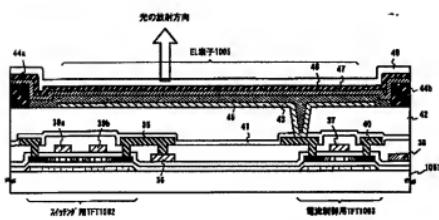
【図15】



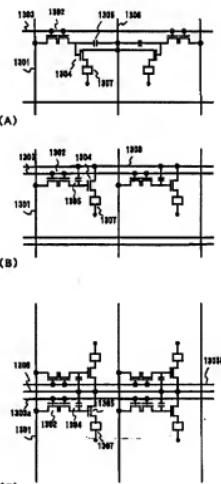
【四】



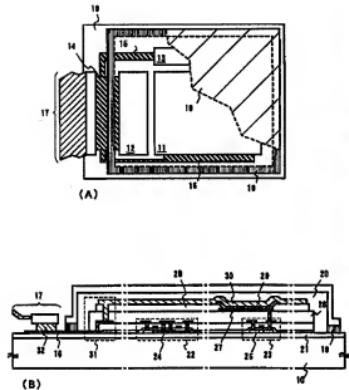
【图20】



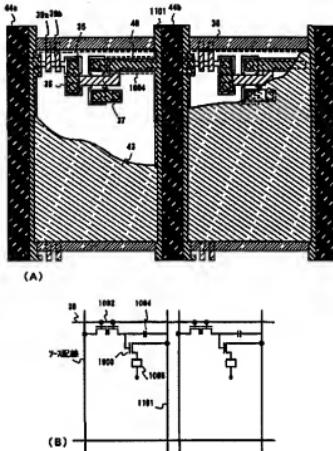
【図23】



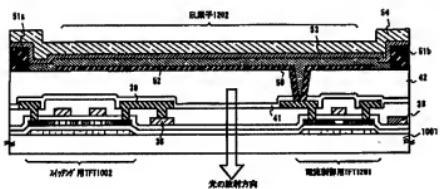
【图19】



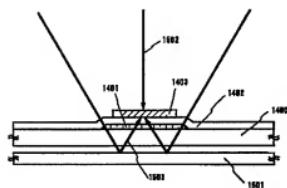
【図21】



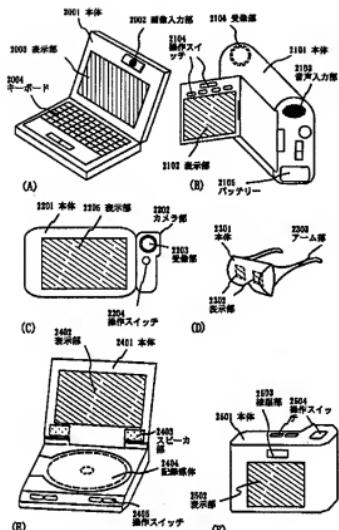
【图22】



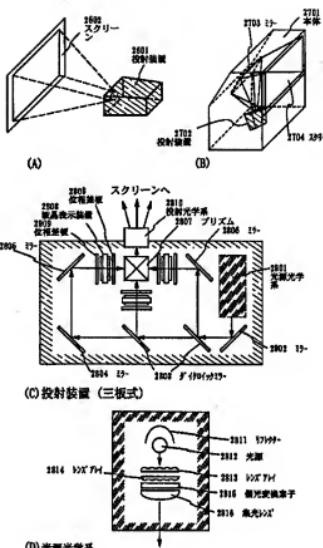
[图28]



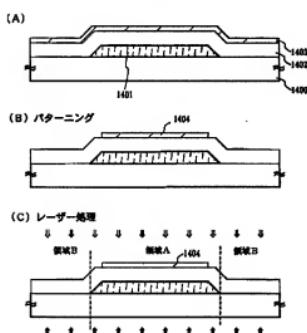
【图24】



【図25】

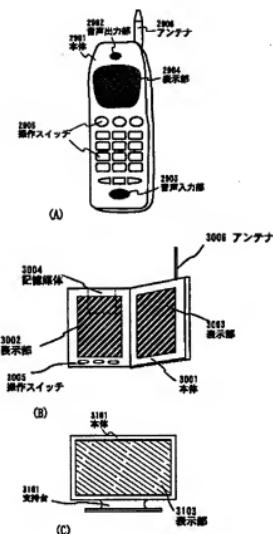


[图37]



(27) 01-196597 (P2001-01) 著者

【図26】



【図30】



SEM観察写真 (上面)

(28) 01-196597 (P2001-0097)

【図29】



SEM観察写真（上面）

---

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	7-73-1' (参考)
H 01 L 21/268		G 02 F 1/136	500
27/08	331	H 01 L 29/78	626C